

MASK FOR PRODUCTION OF SEMICONDUCTOR DEVICE

Patent Number: JP10161297
Publication date: 1998-06-19
Inventor(s): TAKEUCHI KOICHI
Applicant(s): SONY CORP
Requested Patent: JP10161297
Application Number: JP19960325514 19961205
Priority Number(s):
IPC Classification: G03F1/08; H01L21/027
EC Classification:
Equivalents:

Abstract

PROBLEM TO BE SOLVED: To provide such a mask that patterns with different exposure light quantities can be formed according to designed dimensions at one time and the process conditions can be easily changed.

SOLUTION: A pattern master having a pattern 5a with low pattern density and a pattern 5b with high pattern density is formed from a chromium film 12 as a light-shielding material on a transparent mask substrate 11. A translucent film 15 is formed on the back surface of the pattern 5a on the mask substrate 11. The pattern 5a is projected on a wafer by the light the intensity of which is decreased to a specified proportion while transmitted through the translucent film 15 and the mask substrate 11, while the pattern 5b is projected on the wafer by the light transmitted through the mask substrate 11.

Data supplied from the esp@cenet database - I2

BEST AVAILABLE COPY

(18) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-161297

(43) 公開日 平成10年(1998) 6月19日

(51) IntCl⁶
G 0 3 F 1/08
H 0 1 L 21/027

識別記号

F I
G 0 3 F 1/08 D
H 0 1 L 21/30 5 0 2 P

審査請求 未請求 請求項の数 4 O L (全 9 頁)

(21) 出願番号 特願平8-325514

(22) 出願日 平成8年(1996)12月5日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 竹内 孝一

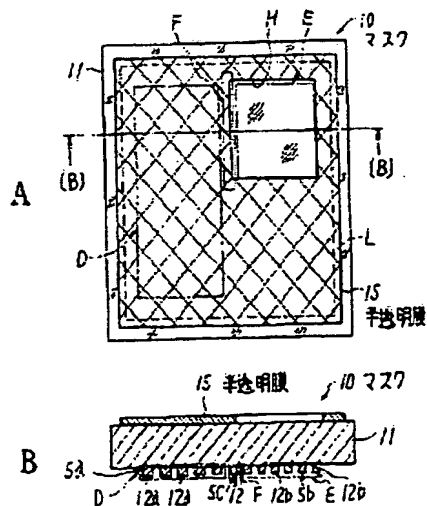
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(54) 【発明の名称】 半導体装置製造用マスク

(57) 【要約】

【課題】 設計寸法通りに形成できる露光量が異なるパターンを、同時に設計寸法通りに形成でき、またプロセス条件の変更を容易にできる半導体製造用マスクを提供すること。

【解決手段】 透明なマスク基板11の表面に、パターン密度が低いパターン5aとパターン密度が高いパターン5bとを有したパターン原画を、透光材料となるクロム膜12によって形成し、パターン5aのマスク基板11の表面に半透明膜15を塗ける。パターン5aは、半透明膜15とマスク基板11とを透過する露光量が所定量に減少させられた光によって、ウェーハ17上に投影され、パターン5bは、マスク基板11を透過する光によってウェーハ17上に投影される。



【特許請求の範囲】

【請求項 1】 半導体装置の製造工程におけるフォトリソグラフィ工程で用いられ、透明なマスク基板の表面に、透光材料でなる膜によりパターン原画が描かれている半導体装置製造用マスクにおいて、

前記マスク基板の表面に、少なくとも一部分に半透明膜を設け、

前記パターン原画が投影されるウェーハに照射する光が、前記半透明膜を透過することによって、

前記光の光量を所定の量へと減少させることを特徴とする半導体装置製造用マスク。

【請求項 2】 前記パターン原画が、密度が異なる複数のパターンより構成され、

前記パターンに前記密度に応じて、前記光の光量を変えようとしたことを特徴とする請求項 1 に記載の半導体装置製造用マスク。

【請求項 3】 前記パターンのうち、前記半透明膜を透過した前記光の光量によって投影される部分と、

該半透明膜と異なる透過率を有する他の一部分の半透明膜を透過する前記光の光量及び／又は前記マスク基板のみを透過する前記光の光量によって投影される部分とを有するパターンにおける最小寸法が、

該パターンが前記ウェーハ上に投影されて該ウェーハ上に形成される際、

該ウェーハ上に形成された前記パターンの最小寸法が、常に許容寸法内で形成されるような寸法であることを特徴とする請求項 2 に記載の半導体装置製造用マスク。

【請求項 4】 前記パターン原画が、前記密度が同一であるパターンを一つの領域に集めた原画であることを特徴とする請求項 2 又は請求項 3 に記載の半導体装置製造用マスク。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体装置の製造工程におけるフォトリソグラフィ工程で用いられる半導体装置製造用マスクに関する。

【0002】

【従来の技術】 同一チップ内に、例えばロジック系などのパターン密度が低いセルと、例えばメモリー系等のパターン密度が高いセルが存在する場合、リソグラフィ工程では、パターン密度の低いセルと、パターン密度の高いセルとを、同時に、設計寸法通りに仕上げる事ができない。というのも、パターン密度により露光の露光量が異なり、一方のパターン密度に、レジストの仕上がり寸法が設計寸法に合うように露光量を設定すると、他の密度のパターンを有するレジストの仕上がり寸法が設計寸法から大きく変動し、解像しなかったり、設定した線幅より細くなったりするからである。このことは、半導

体デバイスの設計ルールが小さくなるにつれて顕著となる。

【0003】 図9には、マスク寸法による孤立ラインのライン&スペースに対するレジストパターンの仕上がり寸法変動率が示されている。図9に示されている寸法変動率とは、孤立ラインの仕上がり寸法からライン&スペースのラインの仕上がり寸法を引いて、ライン&スペースのラインの仕上がり寸法で割った値である。例えば、図においてマスクサイズ（設計寸法）が0.21μmのときの変動率は約-3.0%であるから、このときライン&スペースの寸法が例えば0.20μmで形成された場合、孤立ラインの仕上がり寸法Xは（-3.0%）×（X-0.2）/0.2より0.14μmに仕上がったことを示している。なお図9において、その変動率がマイナスであるということは、孤立ラインの線幅がライン&スペースの線幅より細く仕上がることを示しているものである。また図より、設計ルールが小さくなるにつれて、孤立ラインがライン&スペースに対して大幅に細く仕上がる事がわかる。なお、このときの露光条件は、露光波長=248nm、投影レンズの開口数（NA）=0.55、照明条件σ=0.8、マスクはCrマスク、ウェーハはSiO₂/Si/WSiのフラットな基板であり、レジストは膜厚0.65nmの化学増幅型ポジレジストで、トップコートとして有機系スピコート膜を塗布しており、ベストフォーカスであった。

【0004】 図10には、同一のマスク基板上に形成されている異なる密度を有するパターンが示されている。すなわち図10の左側には「1」形状で透光材料であるクロム（斜線で示されている）1aによりロジック系の密度が低いパターン1が形成されている。図10の右側には、左右に凹凸形状をしている磁気記録の形状でクロム（斜線で示されている）2aによりDRAM系の密度が高いパターン2が形成されている。なお、これらのパターン1、2がウェーハ上に投影されたときの最小寸法（描画レジストが解像されて直線形成しうる最小の線幅又は直線形成しうる最小の間隔幅）L1、L2は、それぞれ0.20μmである。これらのパターン1、2を、露光波長=248nm、投影レンズの開口数（NA）=0.55、照明条件σ=0.8、Crマスク、SiO₂/Si/WSiのフラットなウェーハ、トップコートとして有機系スピコート膜を塗布した膜厚0.65nmの化学増幅型ポジレジストを用いて、ベストフォーカスの状態で露光する。このとき、パターン1が設計寸法通りに形成される露光量は、12.0mJ/cm²であり、パターン2が設計寸法通りに形成される露光量は15.5mJ/cm²であった。図11のAには、パターン1が設計寸法通りに形成される露光量で露光した（すなわち露光量を12.0mJ/cm²とした）状態が示されているが、このときパターン2は、解像されず、ラインがくっついている。また、図11のB

には、パターン2が設計寸法通りに形成される露光量で露光した（すなわち露光量を15、5mJ/cm²とした）状態が示されているが、この場合には、パターン1の幅幅L1がかなり細く形成される。

【0005】このようなパターン密度の違い、すなわち最適な露光量の違いにより仕上がり寸法に差が生じることを解決する方法として、マスク・サイジング法がある。これは、ウェーハのレジストに転写後の寸法が設計寸法に合うように、予めマスク上の寸法を設計寸法からずらす方法、例えば、密度の高いパターン1を得たい設計寸法より小さい寸法で設計する、又は密度の低いパターン2を得たい設計寸法より大きい寸法で設計するというものである。

【0006】しかしながら、レジストのパターンの設計寸法からのずれは、使用するレジストの種類、現像条件、下地基板、露光条件などのプロセス条件により変化する。そのため、プロセス条件を変更して（例えば下地基板の種類を変えるなど）、同一のパターンを投影する際には、上述したマスク・サイジング法では、同一のパターンであっても、これらのプロセス条件に応じて、設計をあらかじめ直さなければならぬ。従って、プロセス条件を変更して用いようとすると、常に設計寸法通りに仕上げることは、容易ではない。

【0007】

【発明が解決しようとする課題】本発明は、上述の問題に鑑みてなされ、1つのマスク上に、設計寸法通りに仕上がる露光量が異なるパターンが共存した場合でも、それぞれのパターンを設計寸法通りに、同時に、仕上げることができ、またプロセス条件が変更されても常に設計寸法通りに形成することが、容易にできる半導体マスクを提供することを課題とする。

【0008】

【課題を解決するための手段】以上の課題は、半導体装置の製造工程におけるフォトリソグラフィ工程で用いられ、透明なマスク基板（例えば、実施例の11；以下、同様）の表面に、透光材料でなる膜（12）によりパターン原画が描かれている半導体装置製造用マスク（10、20）において、前記マスク基板（11）の裏面に、少なくとも一部分に半透明膜（15、15'）を設け、前記パターン原画が投影されるウェーハ（17、18）に照射する光が、前記半透明膜（15、15'）を透過することによって、前記光の光量を所定の量へと減少させることを特徴とする半導体装置製造用マスク、によって解決される。

【0009】このような構成を有するマスクにすることによって、一定の露光量をマスクに照射しても、ウェーハ上に投影される露光量は、そのパターンごとに適じた最適な露光量でウェーハ上に投影されるので、同時に、最適な露光量が異なる複数のパターンを設計寸法通りに形成することができる。また、半透明膜をマスク基板の

裏面に設けただけであるので、プロセス条件を変更する場合には、すでに設計されているマスクのパターン原画はそのままで、マスク裏面の半透明膜を生成し直すだけでよい。従って、プロセス条件が変更されても、常に設計寸法通りにパターンを形成することが、マスク・サイジング法よりはるかに容易にできる。

【0010】

【発明の実施の形態】裏面に透光材料の膜によってパターン原画が形成された透明なマスク基板の裏面に、半透明膜を、少なくとも一部分に設けて、パターン原画が投影されるウェーハに照射する光が、半透明膜を透過することによって、光の光量を所定の量へと減少させる。例えば、パターン原画に示されているパターンのうち、設計寸法通りに仕上げる光量が最も大きい光量を、マスクの上から照射する。この光の露光量が最適であるパターン上には、半透明膜を設けず、そのままの光量でウェーハ上に照射する。一方、設計寸法通りに形成される光量がこれより小さいパターンには、最適な光量となるように透過率を調整した半透明膜を設け、これを透過させることによって、所定の光量でウェーハ上に光が照射されるようにする。すなわち、ウェーハ上に照射される光が、マスクを透過することで、各パターンに応じた露光量に減少させられる。従って、各パターンが、最適な露光量で投影されるので、同時に、設計寸法通りにパターン原画が形成できる。また、パターン原画を変更せずにプロセス条件のみを変更する場合、そのプロセス条件に応じた最適な露光量を得るためには、パターン原画に何ら手を加えずに、半透明膜を形成し直すだけでよい。従って、プロセス条件を変更しても、それに応じて、常に設計通りの寸法でパターンを形成することが、容易にできる。

【0011】また、設計ルールが小さくなってきて、パターンの密度に応じて、仕上がり寸法と設計寸法との差が異なるような場合には、特に有効である。従って、例えば、一度の露光で形成されるパターン原画上に、密度の異なるロジック機能とメモリ機能とが搭載された高集積・高機能の半導体デバイスを、精度良く製造することができる。

【0012】なお、半透明膜は、各パターン毎の最適な光量となるように照射される光量を減少させるものであり、すなわち、マスクに照射される光量とパターンの最適露光量とに応じて透過率を調整している。この透過率 T は、公知のように、 $T = \exp(-4\pi k d / \lambda)$ ・・・(1)式で示され、ここで、 π は円周率、 k は物質の吸収係数、 d は膜厚、 λ は光の波長である。従って、透過率を膜厚によって調整すれば、容易に所定の透過率の半透明膜を得ることができ、すなわちウェーハ上に照射される光量を、容易に最適な光量とすることが可能である。

【0013】更に、マスク上に形成されているパターン

のうち、半透明膜の端部にパターンを形成する場合に、すなわち、半透明膜を透過した前記光の光量によって形成される部分と、半透明膜と異なる透過率を有する他の一部分の半透明膜を透過する前記光の光量及び/又は前記マスク基板のみを透過する前記光の光量によって形成される部分とを有するパターンでは、その最小寸法（描画レジストが解像されて直線形成しうる最小の線幅又は描画レジストが解像されて直線形成しうる最小の線間幅）が、どの光量で露光されてもウェーハ上に形成されるパターンの最小寸法が常に許容寸法内で形成されるような寸法とする。これによって、半透明膜の端部に位置するパターンも、設計寸法通りに形成することができる。

【0014】また、パターン原画が、前記密度が同一であるパターンを1つの領域に集めた原画とすれば、すなわち露光する光量と同一であるパターンを1つの領域に集めれば、集めた領域ごとに露光する光量となる透過率の半透明膜を露光すればよいので、分散した状態で半透明膜を形成するよりも、半透明膜の形成が容易である。なお、ここで密度が同一であるとは、全く同一のものを含むだけでなく、ある露光量に設定したときにウェーハ上にパターンが露光される寸法が許容範囲内にできるという密度をも含むものである。

【0015】

【実施例】以下、本発明の各実施例について図面を参照して説明する。

【0016】図2には、後述する本発明の第1実施例のマスク10のパターン原画をウェーハ17上に投影するための照明系と投影レンズ系を有するKRFエキシマレーザ・ステッパ50が示されている。このエキシマレーザ・ステッパ50は、公知の構造をしており、すなわちエキシマレーザ51、シャッタ52、ビーム成形光学系53、2つのフライアイ・インテグレート54、54'、フライアイ・インテグレート54、54'の間に配設されている振動ミラー55、マスク・ブラインド56、コンデンサ・レンズ57、マスク10、縮小レンズ58及びウェーハ17を有している。すなわち、エキシマレーザ51から出た波長248nmの光は、ビーム成形光学系53を経て、露光領域を均一に照射するためのフライアイ・インテグレート54、54'に導かれる。このフライアイ・インテグレート54、54'を経ることにより、エキシマレーザ光の照射領域の形状を長方形から正方形に整形すると同時に、光の強度のばらつきが小さくなる。フライアイ・インテグレート54'から出る光、すなわち2次光線は $\sigma = 0.8$ のフラット光線となり、マスク・ブラインド56及びコンデンサ・レンズ57を経て、マスク10を均一に照射する。そして、マスク10に描かれているパターン原画が、縮小レンズ58を介して縮小され、ウェーハ17上に投影される。

【0017】図1には、本発明の第1実施例のマスク10

が示されているが、図1のAはマスク10の平面図であり、図1のBは図1のAにおける[B] - [B]線方向の正面断面図を示している。図1のBに示されるように、マスク10は、透明な石英板のマスク基板11と、その上面に設けられている例えばPSG (Phosphosilicate glass) である半透明膜15と、マスク基板11の下面（ウェーハ17側の面）に、パターン原画を描いている透光材料のクロム膜12とによって構成されている。なお、図1のAの領域で囲まれている領域Lは、ウェーハ17上に投影される転写領域を示しており、すなわち光が照射されているマスク10上の領域を示している。なお、この領域Lはウェーハ上投影領域で、20nm×20nmの大きさの正方形形状をしている。この図1において、二点鎖線で囲まれた（マスク基板11の下面に形成されている）長方形領域Dには、ロジック用のゲートセルが描かれている。ロジック用のゲートセルは、パターン5aから構成されており、このパターン5aは図3のAに斜線で示されているクロム膜12a（ウェーハ17に投影されたときゲートとなる）が、コの字形状が向き合った状態で複数、形成されているものである。なお、このクロム膜12aの幅、すなわちゲート長G1はこのパターン5aの最小寸法である0.20 μ m（ウェーハ上投影領域、以下パターンの寸法に関しては同様）であり、ゲートとゲートの間の間隔S1は0.40 μ mである。他方、図1のAで一点鎖線で囲まれた（マスク基板11の下面に形成されている）長方形領域Fには、DRAM用のゲートセルが描かれており、このゲートセルはパターン5bから構成されている。このパターン5bは、図3のBに斜線で示されているように、左右に凹凸している縦線12bが複数並んだ縦形状をしており、このゲート長G2及びゲートとゲートの間隔S2は、このパターン5bの最小寸法である0.20 μ mである。

【0018】また、本実施例で用いられるウェーハ17は、図4に示すように、下方からシリコン層17f、10nmのSiO₂層17e、100nmの多結晶シリコン層17d、100nmのWSi層17c、27nmのSiO_xNy:H層17b、200nmのSiO₂層17aが積層された基板である。更に、本実施例では、投影レンズの開口数（NA）= 0.55、レジストは膜厚0.65 μ mの化学増幅型ポジレジストで、その上に有機系のトップコートが塗布されている。

【0019】このようなプロセス条件で、パターン5aのゲート長G1が設計寸法の0.20 μ mに仕上がる露光量は12.0mJ/cm²であり、パターン5bのゲート長G2が設計寸法の0.20 μ mに仕上がる露光量は15.5mJ/cm²であった。よって、パターン5bの最適な露光量15.5mJ/cm²を照射したときには、パターン5aは、3.5mJ/cm²の光量が多くなる。そこで、図1のマスク10のパターン5aを覆

う部分（なお本実施例では、マスク10は一概に照射されているので、パターン5aが形成されている面で、パターン5aが形成されている位置に照射される光が、パターン5aをウェーハ17に投影する光となる）に、PSGでなる半透明膜15を設け、露光量が15.5mJ/cm²の光が、この半透明膜15を透過したときに、12.0mJ/cm²となるようにする。すなわち、半透明膜15の透過率を(12.0/15.5×100%)77.4%とする。PSGの吸収係数kは0.0018であるため、上記(1)式から、膜厚を2810nmとすれば、この透過率が77.4%の半透明膜15が得られる。そこで、本実施例では、長方形領域Eの部分よりやや大きい領域H（図5で囲まれている領域）以外の部分で、領域Hを覆うように、すなわち図1のAの隅目と反対側の面、すなわち上面に、公知のCVD法により半透明膜15を約2810nm膜厚、均一に成膜した後、パターン5bが形成されている長方形領域Eの部分を除去して形成している。

【0020】そこで、マスク10に露光量15.5mJ/cm²の光を照射する。すると、マスク10に照射された光のうち、半透明膜15とマスク基板11とを透過して露光量が12.0mJ/cm²に減少された光は、パターン5aをウェーハ17に投影する。一方、マスク10に照射された光のうち、マスク基板11のみを透過した露光量15.5mJ/cm²の光は、パターン5bをウェーハ17上に投影する。すなわち、パターン5aは、露光量12.0mJ/cm²で露光され、パターン5bは露光量の15.5mJ/cm²で露光される。従って、マスク10に同一の露光量の光を照射しても、ウェーハ17上に投影される露光量はそれぞれ最適な露光量となってパターン5a、5bを投影するので、異なるパターン5a、5bを同時に、設計寸法通りに形成することができる。

【0021】また、マスクに形成されるパターン原画が、半透明膜15の端部にまたがるようなパターン。例えば、図1のAに三点鎖線で示されるような位置にある（マスク基板11の下面に形成されている）パターン5cでは、半透明膜15を通過して露光量が12.0mJ/cm²の光と、マスク基板11のみを通過する露光量が15.5mJ/cm²の光との両方によって、パターン5cが形成される。従って、どちらの露光量で形成されたとしても、このパターン5cのウェーハ17上に投影されてウェーハ17上に形成されるパターンの最小寸法が、常に許容範囲内で形成されるような寸法とする。値にすれば、このパターン5cも設計寸法通りに仕上げることができる。例えば、このパターン5cの最小寸法を0.32μm以上にすれば、十分に寸法変動が許容範

図（通常、この許容範囲は±1.5%程度である）に収まる。

【0022】また、本実施例では、マスク10のパターン原画が、密度の同一なパターン5a、5bを1つの長方形領域、すなわち1つの領域に集めたように形成したので、半透明膜15によって光量の調整をする領域を1つにすることができ、半透明膜15のパターニングが容易である。

【0023】次に、本発明の第2実施例について図5乃至図7を参照して説明するが、上記実施例と同様な部分については、同一の符号を付し、その説明は省略する。

【0024】本実施例のマスク20は、上記実施例と同様に、マスク基板11の上面にSOG（Spin-on-Glass）でなる半透明膜15'が設けられ、そのマスク基板11の下面には、クロム膜12によってパターン原画が形成されている。図5のAの二点鎖線で囲まれる（マスク基板11の下面に形成されている）長方形領域Iには、ロジック用のセルが形成されており、これはパターン6aから構成されている。パターン6aは図6のAで示されるような格子形状の溝13aができるように、すなわち長方形のクロム膜12a'が並列した形状をしており、その形状の最小寸法となる溝の幅G3は0.20μmである。また、図5のBの一点鎖線で囲まれる（マスク基板11の下面に形成されている）領域JにはDRAM用のセルが形成されており、これはパターン6bから構成されている。これは図6のBで示されるような角の平行な2本線の端部を斜めに結んだような形状が複数、並列しているクロム膜12b'が形成されていて、その形状の最小寸法となるクロム膜12b'の幅G4は0.20μmである。このパターン6a、6bを有するマスク20を、上記実施例とウェーハ17以外の条件を同じにして露光する。すなわち、本実施例では、ウェーハ17の代わりに図7に示されるウェーハ18を用いる。このウェーハ18は下方からシリコン層18d、SiO₂層18c、150nmのSiN層18b、50nmの多結晶シリコン層18aが積層されたウェーハ18である。

【0025】このとき、パターン6aの最小寸法0.20μmが設計寸法通りに仕上がる露光量は24.5mJ/cm²であり、パターン6bの最小寸法0.20μmが設計寸法通りに仕上がる露光量は22.0mJ/cm²である。従って、露光量24.5mJ/cm²を照射したときに、露光量22.0mJ/cm²とする透過率、すなわち89.8%の半透明膜15'をパターン6bの表面に相当する位置（図において隅目で示されている領域H'）に形成する。本実施例では、半透明膜15'は吸収係数kが0.0068のSOGであるので、89.8%の透過率とするには、上記(1)式より310nmの膜厚で半透明膜15'を形成すればよい。すなわち、スピニングによりSOGを均一に堆積させた

後、領域H'の以外の半透明膜15'を除去して、半透明膜15'を形成する。

【0026】このマスク20に、露光量が24.5mJ/cm²の光を照射する。すると、照射された光のうちマスク基板11のみを透過する光により、パターン6bがウェーハ18上に投影される。他方、照射された光のうち半透明膜15'とマスク基板11とを透過して、その露光量が22.0mJ/cm²に減少せられた光により、パターン6aがウェーハ18上に投影される。すなわち、パターン6a、6bのそれぞれが、適切な露光量で露光される。従って、同一ウェハ上(又は同一チップ上)に異なる密度のパターンであっても、同時に、設計寸法通りに仕上げることができる。

【0027】以上、本発明の各実施例について説明したが、本発明はこれらに限定されることなく、本発明の技術的思想に基づいて、種々の変形が可能である。

【0028】例えば、上記実施例では、マスク基板として石英板を用いて、またマスクに形成されるパターン5a、5b、5c、6a、6bを透光材料であるクロム膜12を用いて形成したが、マスク基板として低膨張ガラスやソーダライムガラスなどの他の材料を用いたり、パターンを描く透光材料として、例えば酸化鉄などの他の材料を用いて形成してもよい。更に、上記実施例では、半透明膜15、25の材料として、PSG、SOGを用いたが、その他の材料、例えば(スパッタにより成膜される)MoSiO_xNy:H(吸収係数k=0.5)や(CVDにより成膜される)Si₃N₄(吸収係数k=0.0035)や(スパッタにより成膜される)Cr₂O₃(吸収係数k=0.1~0.5)などで形成するようにしてもよい。

【0029】また、上記実施例では、所定の透過率を得るために、半透明膜の膜厚のみを変えたが、例えばCr₂O₃を用いる場合など、半透明膜の成膜条件を変えて物質の吸収率と膜厚との両方を変えることによって、半透明膜の透過率を所定の値にするようにしてもよい。

【0030】更に、上記実施例では、上記実施例では、レジック用のセルの領域D、IとDRAM用のセルの領域E、Jとの2つの密度が異なる2つのパターンを有するパターン原画を対象として説明した。すなわち、1つの透過率を有する半透明膜を設けることによって光量を調節した。しかしながら、図8に示されるような密度が異なる2つ以上のパターンp、q、rが共存するマスク30に適用することもできる。一点鎖線で囲まれた領域Pには、設計寸法通りに仕上がる露光量が小さいパターンpが形成されており、二点鎖線で囲まれた領域Qには、設計寸法通りに仕上がる露光量が最も大きいパターンqが形成されており、三点鎖線で囲まれた領域Rには、パターンpが設計寸法通りに仕上がる露光量とパターンqが設計寸法通りに仕上がる露光量との間の露光量で、設計寸法通りに仕上がるパターンrが形成されている。

そして、マスク基板11のパターンp、q、rが描かれている表面(図において下面)と反対側の面(図において上面)の領域Pと領域Rの領域に、パターンqが設計寸法通りに仕上がる露光量の光を照射したときに、それぞれの領域において最適な露光量となるような透過率を有する半透明膜35を設ける。すなわち、パターンpの露光量はパターンrの露光量より小さいので、領域Pの裏面に形成されている半透明膜35a(図8のAでは粗い網目で示されている)の厚さh1を、領域Rの裏面に形成されている半透明膜35b(図8のAでは細かい網目で示されている)の厚さh2より厚くして所定の透過率を得る。なお、図8のAにおいて、斜線は厚さh2の半透明膜35aが形成されている部分を示しており、網目で示されている部分は、厚さh1の半透明膜35bが形成されている部分を示している。このとき、半透明膜35は、例えば、半透明膜35を厚さh1まで形成した後、例えば領域P以外の部分を厚さh2にまでエッチングし、その後、領域Qの部分の裏面に形成されている半透明膜をすべて除去するようにして形成すればよい。なお、厚さを調整することによってそれぞれ所望の透過率を得るようにしているが、形成する半透明膜の材質を変えて、所望の透過率を得るようにしてもよい。

【0031】更に、このとき、図8のAにおいて、半透明膜35a、35bの端部にまたがってパターンが形成される場合には、このパターンは露光量の異なる光で露光される部分を有するので、ウェーハ上に形成されるライン又はスペースの幅が常に許容範囲となる最小寸法を有するパターンとする。そうすれば、このパターンも設計寸法通りに仕上げることができる。更に、多数の異なるパターン密度を有するセルのパターン原画を露光する場合に、1つの露光量で露光したときに許容範囲内とすることのできるパターンを求め、近接した領域にパターン密度が大きく異なるパターンが混在しないようにすれば、露光量を細かく調節する必要がなく、半透明の形成を容易にすることができる。なお、上記実施例では、同一のパターン5a、5b、6a、6bを長方形領域に形成するとしたが、図8のAにおいて領域Rで示されるように、同一のパターンは長方形でなくとも他の形状で集まるようにしてもよい。

【0032】また、上記実施例では、波長248nmのエキシマレーザーを用いた露光装置による光リソグラフィ技術について説明したが、他の波長を用いたものにも適用可能であり、またその他の露光装置、例えば電子露光装置や近接露光装置を用いたリソグラフィ技術にも適用可能である。なお、上記実施例では、2次光源をフラット光源としたが、2次光源を、例えばガウシアンビーム(Gaussian beam)、線形照明、四重極照明などにしてもよく、この場合も、2次光源とマスク10、20との間にコンデンサ・レンズ57を配設すれば、マスクを一樣に照射できる。

【0033】

【発明の効用】以上、述べたように本発明の半導体装置製造用マスクによれば、設計寸法通りに仕上がる露光量が異なる複数のパターンを有するパターン版でも、同時に、設計寸法通りに形成することができる。また、プロセス条件を変更する際でも、その変更に応じて、容易に、設計寸法通りに仕上げるができる。

【図面の簡単な説明】

【図1】本発明の第1実施例による半導体装置製造用マスクを示し、Aは平面図であり、BはAにおける【B】-【B】線方向の正面断面図である。

【図2】本発明の半導体装置製造用マスクを用いるエキシマレーザ・ステッパーの構成を示す概略図である。

【図3】本発明の第1実施例による半導体装置製造用マスクに形成されたパターンを示し、Aは図1のAの領域1に形成されるロジックゲートパターンを示し、Bは図1のAの領域Jに形成されるDRAMゲートパターンを示している。

【図4】本発明の第1実施例による半導体装置製造用マスクのパターン版が投影されるウェーハの構成を示す正面断面図である。

【図5】本発明の第2実施例による半導体装置製造用マスクを示し、Aは平面図であり、BはAにおける【B】-【B】線方向の正面断面図である。

【図6】本発明の第2実施例による半導体装置製造用マスクに形成されたパターンを示し、Aは図5のAの領域Jのロジックゲートパターンを示し、Bは図5のAの領域1のDRAMゲートパターンを示している。

【図7】本発明の第2実施例による半導体装置製造用マスクのパターン版が投影されるウェーハの構成を示す正面断面図である。

【図8】本発明の第2実施例による半導体装置製造用マスクを示し、Aは平面図であり、BはAにおける【B】-【B】線方向の正面断面図である。

【図9】マスクサイズによる孤立ラインのライン&スペースに対する変動率を示す図である。

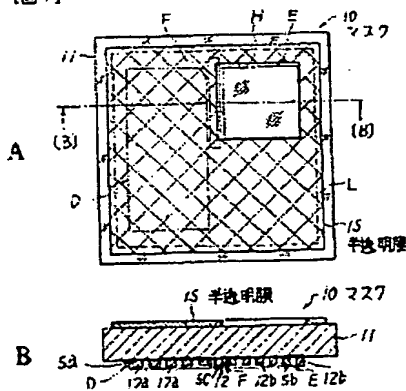
【図10】本発明の従来例によるマスクパターンを示す図である。

【図11】図10のマスクパターンによって実際に形成されたパターンを示し、Aは露光量を12.0mJ/cm²としたときを示し、Bは露光量を15.5mJ/cm²としたときを示している。

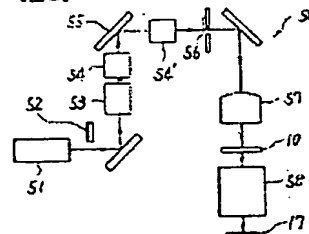
【符号の説明】

5a、5b、5c、6a、6b……パターン、10……マスク、11……マスク基板、12……クロム膜、15、15'……半透明膜、17、18……ウェーハ、20……マスク、30……マスク、35……半透明膜、E、F、G、I、J、P、Q、R……パターン。

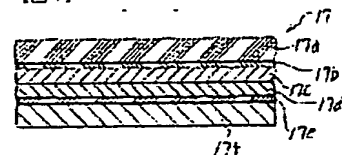
【図1】



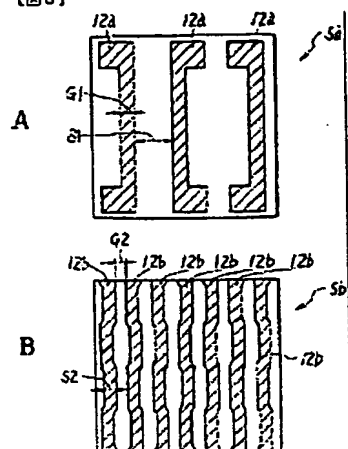
【図2】



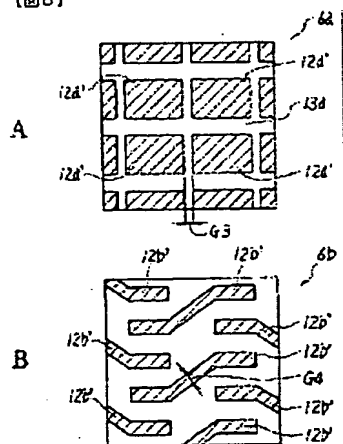
【図4】



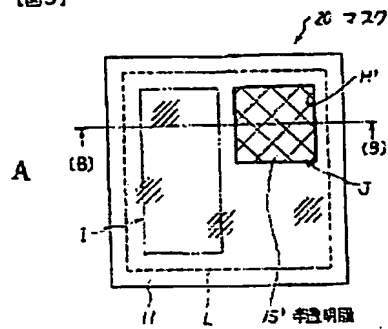
【圖3】



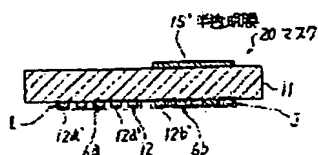
【圖6】



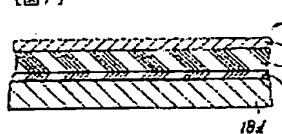
【图5】



B



【圖7】



【圖8】

